

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant : Yusuke Igarashi et al. Art Unit : Unknown
Serial No. : Examiner : Unknown
Filed : September 23, 2003
Title : METHOD FOR MANUFACTURING CIRCUIT DEVICES

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

TRANSMITTAL OF PRIORITY DOCUMENT UNDER 35 USC §119

Applicants hereby confirm their claim of priority under 35 USC §119 from the Japanese Application No. 2002-281889 filed September 26, 2002.

A certified copy of the application from which priority is claimed is submitted herewith.
Please apply any charges or credits to Deposit Account No. 06-1050.

Respectfully submitted,

Date: 9/23/03



Samuel Borodach
Reg. No. 38,388

Fish & Richardson P.C.
45 Rockefeller Plaza, Suite 2800
New York, New York 10111
Telephone: (212) 765-5070
Facsimile: (212) 258-2291

30162697.doc

CERTIFICATE OF MAILING BY EXPRESS MAIL

Express Mail Label No. EF045062637US

September 23, 2003
Date of Deposit

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2002年 9月26日
Date of Application:

出願番号 特願2002-281889
Application Number:

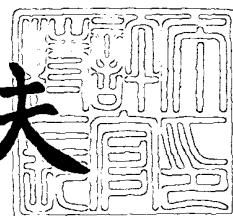
[ST. 10/C] : [JP2002-281889]

出願人 三洋電機株式会社
Applicant(s): 関東三洋セミコンダクターズ株式会社

2003年 8月18日

許 庁 長 官
Commissioner,
Japan Patent Office

今井康夫



【書類名】 特許願

【整理番号】 KDA1020058

【提出日】 平成14年 9月26日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 23/48

【発明者】

【住所又は居所】 大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社内

【氏名】 五十嵐 優助

【発明者】

【住所又は居所】 群馬県邑楽郡大泉町仙石二丁目2468番地1 関東三洋セミコンダクターズ株式会社内

【氏名】 坂本 則明

【特許出願人】

【識別番号】 000001889

【氏名又は名称】 三洋電機株式会社

【代表者】 桑野 幸徳

【特許出願人】

【識別番号】 301079420

【氏名又は名称】 関東三洋セミコンダクターズ株式会社

【代表者】 玉木 隆明

【代理人】

【識別番号】 100091605

【弁理士】

【氏名又は名称】 岡田 敬

【連絡先】 0276-40-1192

【選任した代理人】**【識別番号】** 100107906**【弁理士】****【氏名又は名称】** 須藤 克彦**【手数料の表示】****【予納台帳番号】** 093080**【納付金額】** 21,000円**【提出物件の目録】****【物件名】** 明細書 1**【物件名】** 図面 1**【物件名】** 要約書 1**【包括委任状番号】** 0001614**【包括委任状番号】** 0210358**【プルーフの要否】** 要

【書類名】 明細書

【発明の名称】 回路装置の製造方法

【特許請求の範囲】

【請求項1】 第1の導電膜と第2の導電膜が第3の導電膜を介して積層された積層板を準備する工程と、

前記第1の導電膜を所望のパターンにエッチングすることにより導電配線層を形成する工程と、

前記導電配線層をマスクとして用いて前記第3の導電膜を除去する工程と、

前記第3の導電膜を除去することで露出した第2の導電膜表面部、前記導電配線層および第3の導電膜端面を絶縁層で被覆する工程と、

前記絶縁層の一部を除去することで前記導電配線層を部分的に露出させる工程と、

前記絶縁層上に半導体素子を固着して前記半導体素子と前記導電配線層とを電気的に接続する工程と、

前記半導体素子を封止樹脂層で被覆する工程と、

前記第2の導電膜を除去して前記第3の導電膜を裏面に露出させる工程と、

前記第3の導電膜の所望個所に外部電極を形成する工程とを具備することを特徴とする回路装置の製造方法。

【請求項2】 前記第3の導電膜までエッチングすることにより、前記導電配線層が微細に形成されることを特徴とする請求項1記載の回路装置の製造方法。

【請求項3】 前記第1の導電膜のみをエッチングする溶液を用いることを特徴とする請求項2記載の回路装置の製造方法。

【請求項4】 前記エッチングを行う前記溶液として、塩化第2銅または塩化第2鉄が含まれた溶液を使用することを特徴とする請求項2または請求項3記載の回路装置の製造方法。

【請求項5】 前記第3の導電膜は、電界剥離により除去されることを特徴とする請求項1記載の回路装置の製造方法。

【請求項6】 前記第3の導電膜のみをエッチングする溶液を用いたエッチ

ングで前記第3の導電膜を除去することを特徴とする請求項1記載の回路装置の製造方法。

【請求項7】 前記溶液は、ヨウ素系の溶液であることを特徴とする請求項6記載の回路装置の製造方法。

【請求項8】 前記第2の導電膜を全面エッチングすることを特徴とする請求項1記載の回路装置の製造方法。

【請求項9】 前記第2の導電膜が、前記第1の導電膜よりも厚く形成されることを特徴とする請求項1記載の回路装置の製造方法。

【請求項10】 前記絶縁層は熱可塑性樹脂、熱硬化性樹脂又は感光性樹脂であることを特徴とする請求項1記載の回路装置の製造方法。

【請求項11】 前記第1の導電膜および前記第2の導電膜は銅を主材料とした金属であり、前記第3の導電膜は銀を主材料とした金属であることを特徴とする請求項1記載の回路装置の製造方法。

【請求項12】 前記第2の導電膜をベースとして、前記第3の導電膜と前記第1の導電膜とを電気メッキで積層することにより前記積層板を製造することを特徴とする請求項1記載の回路装置の製造方法。

【請求項13】 前記積層板は、圧延接合で形成されることを特徴とする請求項1記載の回路装置の製造方法。

【請求項14】 前記露出させメッキした第1の導電膜部分と半導体素子以外の電子部品を電気的に接続させることを特徴とする請求項1記載の回路装置の製造方法。

【請求項15】 前記絶縁層は、真空プレスまたは真空ラミネートにより形成することを特徴とする請求項1記載の回路装置の製造方法。

【請求項16】 レーザー加工により、前記絶縁層を部分的に除去することを特徴とする請求項1記載の回路装置の製造方法。

【請求項17】 リソグラフィ工程により、前記絶縁層を部分的に除去することを特徴とする請求項1記載の回路装置の製造方法。

【請求項18】 前記第2の導電層を電極として用いた電界メッキにより、前記導電配線層の露出する部分にメッキ層を形成することを特徴とする請求項1

記載の回路装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、回路装置の製造方法に関し、特にエッチングの工程に於いてバリヤ層となる第3の導電膜を介して積層された2枚の導電膜を用いた薄型の回路装置の製造方法に関するものである。

【0002】

【従来の技術】

近年、ICパッケージは携帯機器や小型・高密度実装機器への採用が進み、従来のICパッケージとその実装概念が大きく変わろうとしている。従来の半導体装置に関する技術として、絶縁樹脂シートの一例としてフレキシブルシートであるポリイミド樹脂シートを採用した半導体装置がある（例えば、特許文献1参照）。

【0003】

図16～図18は、フレキシブルシート50をインターポーラー基板として採用するものである。尚、各図の上に示す図面は、平面図、下に示す図面は、A-A線の断面図である。

【0004】

まず図16に示すフレキシブルシート50の上には、接着剤を介して銅箔パターン51が貼り合わされて用意されている。この銅箔パターン51は、実装される半導体素子がトランジスタ、ICにより、そのパターンが異なるが、一般には、ボンディングパッド51A、アイランド51Bが形成されている。また符号52は、フレキシブルシート50の裏面から電極を取り出すための開口部であり、前記銅箔パターン51が露出している。

【0005】

続いて、このフレキシブルシート50は、ダイボンダーに搬送され、図17の如く、半導体素子53が実装される。その後、このフレキシブルシート50は、ワイヤーボンダーに搬送され、ボンディングパッド51Aと半導体素子53のパ

ッドが金属細線54で電気的に接続されている。

【0006】

最後に、図18（A）の如く、フレキシブルシート50の表面に封止樹脂55が設けられて封止される。ここでは、ボンディングパッド51A、アイランド51B、半導体素子53および金属細線54を被覆するようにトランスファー モールドされる。

【0007】

その後、図18（B）に示すように、半田や半田ボール等の接続手段56が設けられ、半田リフロー炉を通過することで開口部52を介してボンディングパッ ド51Aと融着した球状の半田56が形成される。しかもフレキシブルシート50には、半導体素子53がマトリックス状に形成されるため、図17の様にダイ シングされ、個々に分離される。

【0008】

また図18（C）に示す断面図は、フレキシブルシート50の両面に電極として51Aと51Dが形成されているものである。このフレキシブルシート50は、一般に、両面がパターニングされてメーカーから供給されている。

【0009】

【特許文献1】

特開2000-133678号公報（第5頁、第2図）

【0010】

【発明が解決しようとする課題】

上述したフレキシブルシート50を用いた半導体装置は周知の金属フレームを用いないので、極めて小型で薄型のパッケージ構造を実現できる利点を有するが、実質的にフレキシブルシート50の表面に設けた1層の銅箔パターン51のみで配線を行うものである。これはフレキシブルシートが柔らかいために導電膜のパターン形成前後で歪みが発生し、積層する層間の位置ズレが大きく多層配線構造には適さない問題点があった。

【0011】

多層配線構造を実現するにはシートの歪みを抑えるための支持強度が必要とな

るため、フレキシブルシート50を約200μmと十分に厚くする必要があり、薄型化に逆行することになる。

【0012】

更に製造方法においては、前述した製造装置、例えばダイボンター、ワイヤーボンダー、トランスマルチモールド装置、リフロー炉等に於いて、フレキシブルシート50が搬送されて、ステージまたはテーブルと言われる部分に装着される。

【0013】

しかしフレキシブルシート50のベースとなる絶縁樹脂の厚みは50μm程度と薄くすると、表面に形成される銅箔パターン51の厚みも9～35μmと薄い場合、図19に示すように反ったりして搬送性が非常に悪く、また前述したステージやテーブルへの装着性が悪い欠点があった。これは、絶縁樹脂自身が非常に薄いために依る反り、銅箔パターン51と絶縁樹脂との熱膨張係数との差による反りが考えられる。

【0014】

また開口部52の部分は、モールドの際に上から加圧されるため、ボンディングパッド51Aの周辺を上に反らせる力が働き、ボンディングパッド51Aの接着性を悪化させることもあった。

【0015】

またフレキシブルシート50を構成する樹脂材料自身にフレキシブル性が無かったり、熱伝導性を高めるためにフィラーを混入すると、堅くなる。この状態でワイヤーボンダーでボンディングするとボンディング部分にクラックが入る場合がある。またトランスマルチモールドの際も、金型が当接する部分でクラックが入る場合がある。これは図19に示すように反りがあるとより顕著に現れる。

【0016】

今まで説明したフレキシブルシート50は、裏面に電極が形成されないものであったが、図18(C)に示すように、フレキシブルシート50の裏面にも電極51Dが形成される場合もある。この時、電極51Dが前記製造装置と当接したり、この製造装置間の搬送手段の搬送面と当接するため、電極51Dの裏面に損

傷が発生する問題があった。この損傷が入ったままで電極として成るため、後に熱が加わったりすることにより電極 51D 自身にクラックが入る問題点やマザーボードへの半田接続時に半田濡れ性が低下する問題点もあった。

【0017】

またフレキシブルシート 50 の裏面に電極 51D が設けられると、トランスマーキールドの際、ステージに面接触できない問題点が発生する。この場合、前述したようにフレキシブルシート 50 が堅い材料で成ると、電極 51D が支点となり、電極 51D の周囲が下方に加圧されるため、フレキシブルシート 50 にクラックを発生させる問題点があった。

【0018】

本発明者は斯かる問題点を解決するために、薄い第 1 の導電膜と厚い第 2 の導電膜を、第 3 の導電膜を介して積層させた積層板を用いることを提案した。

【0019】

【課題を解決するための手段】

本発明は、第 1 に、第 1 の導電膜と第 2 の導電膜が第 3 の導電膜を介して積層された積層板を準備する工程と、前記第 1 の導電膜を所望のパターンにエッチングすることにより導電配線層を形成する工程と、前記導電配線層をマスクとして用いて前記第 3 の導電膜を除去する工程と、前記第 3 の導電膜を除去することで露出した第 2 の導電膜表面部、前記導電配線層および第 3 の導電膜端面を絶縁層で被覆する工程と、前記絶縁層の一部を除去することで前記導電配線層を部分的に露出させる工程と、前記絶縁層上に半導体素子を固着して前記半導体素子と前記導電配線層とを電気的に接続する工程と、前記半導体素子を封止樹脂層で被覆する工程と、前記第 2 の導電膜を除去して前記第 3 の導電膜を裏面に露出させる工程と、前記第 3 の導電膜の所望個所に外部電極を形成する工程とを具備することを特徴とする。

【0020】

本発明は、第 2 に、前記第 3 の導電膜までエッチングすることにより、前記導電配線層が微細に形成されることを特徴とする。

【0021】

本発明は、第3に、前記第1の導電膜のみをエッチングする溶液を用いることを特徴とする。

【0022】

本発明は、第4に、前記エッチングを行う前記溶液として、塩化第2銅または塩化第2鉄が含まれた溶液を使用することを特徴とする。

【0023】

本発明は、第5に、前記第3の導電膜は、電界剥離により除去されることを特徴とする。

【0024】

本発明は、第6に、前記第3の導電膜のみをエッチングする溶液を用いたエッチングで前記第3の導電膜を除去することを特徴とする。

【0025】

本発明は、第7に、前記溶液は、ヨウ素系の溶液であることを特徴とする。

【0026】

本発明は、第8に、前記第2の導電膜を全面エッチングすることを特徴とする。

【0027】

本発明は、第9に、前記第2の導電膜が、前記第1の導電膜よりも厚く形成されることを特徴とする。

【0028】

本発明は、第10に、前記絶縁層は熱可塑性樹脂、熱硬化性樹脂又は感光性樹脂であることを特徴とする。

【0029】

本発明は、第11に、前記第1の導電膜および前記第2の導電膜は銅を主材料とした金属であり、前記第3の導電膜は銀を主材料とした金属であることを特徴とする。

【0030】

本発明は、第12に、前記第2の導電膜をベースとして、前記第3の導電膜と前記第1の導電膜とを電気メッキで積層することにより前記積層板を製造すること

とを特徴とする。

【0031】

本発明は、第13に、前記積層板は、圧延接合で形成されることを特徴とする。
。

【0032】

本発明は、第14に、前記露出させメッキした第1の導電膜部分と半導体素子以外の電子部品を電気的に接続させることを特徴とする。

【0033】

本発明は、第15に、前記絶縁層は、真空プレスまたは真空ラミネートにより形成することを特徴とする。

【0034】

本発明は、第16に、レーザー加工により、前記絶縁層を部分的に除去することを特徴とする。

【0035】

本発明は、第17に、リソグラフィ工程により、前記絶縁層を部分的に除去することを特徴とする。

【0036】

本発明は、第18に、前記第2の導電層を電極として用いた電界メッキにより、前記導電配線層の露出する部分にメッキ層を形成することを特徴とする。

【0037】

上記のように、第1の導電膜を薄く形成して、第3の導電膜をバリヤ層として、第1の導電膜を部分的に除去することにより形成される導電配線層を微細に形成することができる。例えば、第1の導電膜として銅を採用し、第3の導電膜として銀を採用した場合、塩化第2銅または塩化第2鉄が含まれた溶液を使用して第1の導電膜をエッチングすると、銀がエッチングされずにバリヤ層として機能する。

【0038】

更に本発明では、第1の導電膜を部分的に除去することにより形成された導電配線層11Aをマスクとして用いて、第3の導電膜を部分的に除去している。こ

の第3の導電膜の部分的な除去は、エッチングまたは電界剥離で行うことができる。エッチングにより第3の導電膜を部分的に除去する場合は、第1の導電膜を除去する際に用いたものとは異なるエッチング液が使用される。

【0039】

【発明の実施の形態】

本発明の回路装置の製造方法について、図1～図15を参照して説明する。

【0040】

本発明の回路装置の製造方法は、第1の導電膜11と第2の導電膜12が第3の導電膜13を介して積層された積層板10を準備する工程と、第1の導電膜11を所望のパターンにエッチングすることにより導電配線層11Aを形成する工程と、導電配線層11Aをマスクとして用いて第3の導電膜13を除去する工程と、第3の導電膜13を除去することで露出した第2の導電膜12の表面部、導電配線層11Aおよび第3の導電膜13の端面を絶縁層15で被覆する工程と、絶縁層15の一部を除去することで導電配線層11Aを部分的に露出させる工程と、前記絶縁層上に半導体素子を固着して前記半導体素子と前記導電配線層とを電気的に接続する工程と、半導体素子19を封止樹脂層22で被覆する工程と、第2の導電膜12を除去して第3の導電膜13を裏面に露出させる工程と、第3の導電膜13の所望個所に外部電極24を形成する工程とから構成されている。このような各工程を以下にて説明する。

【0041】

本発明の第1の工程は、図1に示すように、薄い第1の導電膜11と厚い第2の導電膜12が第3の導電膜13を介して積層された積層板10を準備することにある。

【0042】

積層板10の表面は、実質全域に第1の導電膜11が形成され、第3の導電膜13を介して、裏面にも実質全域に第2の導電膜12が形成されるものである。第1の導電膜11および第2の導電膜12は、好ましくは、Cuを主材料とするもの、または公知のリードフレームの材料から成る。第1の導電膜11、第2の導電膜12および第3の導電膜13は、メッキ法、蒸着法またはスパッタ法で形

成されたり、圧延法やメッキ法により形成された金属箔が貼着されても良い。なお、第1の導電膜11および第2の導電膜12としてはAl、Fe、Fe-Ni、公知のリードフレーム材等でも良い。

【0043】

第3の導電膜13の材料は、第1の導電膜11および第2の導電膜12を除去する際に使用されるエッティング液に、エッティングされない材料が採用される。また、第3の導電膜13裏面には半田等から成る外部電極24が形成されるので、外部電極24の付着性も考慮される。具体的に、第3の導電膜13の材料としては金、銀、パラジウムから成る導電材料を採用することができる。

【0044】

第1の導電膜の厚さは、微細なパターンを形成するために薄く形成され、その厚さは5～35μm程度である。第2の導電パターンは、全体を機械的に支持するために厚く形成され、その厚さは70～200μm程度である。第3の導電膜13は、第1の導電膜11および第2の導電膜12をエッティングする際にバリヤ層として機能し、その厚さは1～10μm程度に形成される。

【0045】

本発明の特徴とする点は、第2の導電膜12を第1の導電膜11よりも厚く形成するところにある。第1の導電膜は厚さが5～35μm程度に形成され、できるだけ薄くしてファインパターンが形成できるように配慮される。第2の導電膜12は厚さが70～200μm程度で良く、支持強度を持たせる点が重視される。

【0046】

従って、第2の導電膜12を厚く形成することにより、積層板10の平坦性を維持でき、後の工程の作業性を向上させることができる。

【0047】

更には、第2の導電膜12は、色々な工程を経るために傷が入ってしまう。しかし厚い第2の導電膜12は後の工程で除去するため、完成品である回路装置に傷が残ってしまうのを防止することができる。また平坦性を維持しながら封止樹脂を硬化できるので、パッケージの裏面も平坦にでき、積層板10の裏面に形成

される外部電極もフラットに配置できる。よって、実装基板上の電極と積層板10裏面の電極とを当接でき、半田不良を防止することができる。

【0048】

次に上記した積層板10の具体的な製造方法について述べる。積層板10は、電気メッキによる積層または圧延接合により製造することができる。電気メッキにより積層板10を製造する場合は、先ず第2の導電膜12を用意する。そして、第2の導電膜12の裏面に電極を設けて、電界メッキ法により第3の導電膜を積層させる。その後に同じく電界メッキ法により、第3の導電膜上に第1の導電膜を積層させる。圧延により積層板を製造する場合は、板状に用意された第1の導電膜11、第2の導電膜12および第3の導電膜13を、ロール等により圧力を加えて接合させる。

【0049】

本発明の第2の工程は、図2および図3に示す如く、第1の導電膜11を所望のパターンにエッチングして導電配線層11Aを形成することにある。

【0050】

第1の導電膜11上に所望のパターンのホトレジストPRで被覆し、ボンディングパッドや配線を形成する導電配線層11Aをケミカルエッチングにより形成する。第1の導電膜11はCuを主材料とするものであるので、エッティング液は、塩化第2鉄または塩化第2銅を用いれば良い。第1の導電膜11をエッティングすることにより、第3の導電膜13もエッティング液に接触するが、第3の導電膜13の材料は塩化第2鉄および塩化第2銅にエッティングされないものであるので、第3の導電膜13の表面でエッティングはストップする。このことから、第1の導電膜11は厚さが5～35μm程度に形成されているので、第1の導電配線層5は50μm以下のファインパターンに形成できる。また、図3に示すように、レジストPRは、導電配線層11Aを形成した後に除去される。

【0051】

本発明の特徴は、第1の導電膜11をエッティングする工程に於いて、第3の導電膜13でエッティングをストップさせることにある。本工程でエッティングされる第1の導電膜11は主にCuから形成されており、Cuを部分的に除去するエッ

チング液としては、塩化第2鉄または塩化第2銅が使用される。それに対して、第3の導電膜13は塩化第2鉄および塩化第2銅にエッチングされない導電性材料から形成されているので、エッチングは第3の導電膜13の表面でストップする。第3の導電膜13の材料としては、金、銀およびパラジュームを採用することができる。

【0052】

本発明の第3の工程は、図4に示す如く、導電配線層11Aをマスクとして用いて第3の導電膜13を除去することにある。

【0053】

前工程で形成された第1の導電膜11より成る導電配線層11Aをマスクとして用いて、第3の導電膜13を選択的に除去する。第3の導電膜13を選択的に除去する方法としては2つの方法を採用することができる。第1の方法は、第3の導電膜13のみを除去する液を用いてエッチングする方法である。第2の方法は、電界剥離により第3の導電膜13のみを除去する方法である。

【0054】

第1の方法であるエッチングにより第3の導電膜13を部分的に除去する方法を説明する。この方法で使用するエッチング液は、第3の導電膜13をエッティングし且つ導電配線層11Aおよび第2の導電膜12にはエッチングされないものが使用される。例えば、導電配線層11Aおよび第2の導電膜12がCuを主体とする材料から形成され、第3の導電膜13がAg膜である場合は、ヨウ素系のエッチング液を使用することにより第3の導電膜13のみを除去することができる。第3の導電膜13がエッチングされることにより、第2の導電膜12はヨウ素系のエッチング液に接触するが、例えばCuから成る第2の導電膜12はヨウ素系のエッチング液にはエッチングされない。従って、ここでのエッチングは、第2の導電膜12の表面でストップする。このことから、図2のレジストPRは、本工程後に除去しても良い。

【0055】

第2の方法である電界剥離により第3の導電膜13のみを除去する方法を説明する。先ず、金属イオンを含む溶液と第3の導電膜13を接触させる。そして溶

液の方にプラスの電極を設け、積層板10にマイナスの電極を設けて直流電流を流す。このことにより、電界法によるメッキ膜形成と逆の原理で第3の導電膜13のみが除去される。ここで使用する溶液は、第3の導電膜13を構成する材料をメッキ処理する際に用いるものである。従って、この方法では、第3の導電膜13のみが剥離される。

【0056】

本発明の第4の工程は、図5から図7を参照して導電配線層11Aおよび第3の導電膜13を絶縁層15で被覆する工程である。

【0057】

図5を参照して、第3の導電膜13、導電配線層11Aおよび部分的に露出した第2の導電膜12表面は絶縁層15で被覆される。具体的には、部分的に除去された第3の導電膜13および導電配線層11Aの上面および側面（端面）が絶縁層15で被覆されている。また、部分的に露出した第2の導電膜12の表面も絶縁層15で被覆されている。絶縁層15による被覆は、真空プレスまたはラミネートによる方法で行うことができる。真空プレスは、熱硬化性樹脂から成るプリプレグシートを重ねて真空でプレスする方法であり、複数枚の積層板10を一括して処理することができる。ラミネートによる方法は、積層板10を1枚ずつローラーを用いて、熱硬化性樹脂または感光性樹脂シートを塗布する。この方法では、アフターキュアの工程はバッチ処理により別工程で行うが、厚みを精度良くコントロールできるメリットを有する。

【0058】

次に、図6を参照して、絶縁層15上に載置予定の半導体素子19との電気的接続を行うために、絶縁層15を部分的に除去して孔16を設ける。孔16の底部から露出する導電配線層11Aはボンディングパッドとなる部分である。絶縁層15が感光性の材料から成る場合は、公知のリソグラフィ工程にて、絶縁層15を部分的に除去して孔16を設けることができる。また、孔16はレーザーにより形成することもできる。この方法では絶縁層15を取り除き、孔16の底に導電配線層11Aを露出させる。レーザーとしては、炭酸ガスレーザーが好ましい。またレーザーで絶縁層15を蒸発させた後、開口部の底部に残査がある場合

は、過マンガン酸ソーダまたは過硫酸アンモニウム等でウェットエッチングし、この残査を取り除く。

【0059】

次に、図7を参照して、孔16から露出してボンディングパッドとなる導電配線層11Aの表面にメッキ層21を形成する。メッキ層21の形成は電界メッキ法で金または銀を付着させることにより行うことができ、この場合は第2の導電膜12および導電膜12をメッキ電極として用いることができる。このとき第2の導電膜12およびメッキ電極取り出し部以外の裏面にメッキが付着しないようレジストで保護する。このレジストは表面メッキ部を治具で囲う部分治具メッキでは不要である。

【0060】

本発明の第5の工程は、図8に示す如く、絶縁層15上に半導体素子19を固定して半導体素子19と導電配線層11Aとを電気的に接続する工程である。

【0061】

半導体素子19はペアチップのまま絶縁層15上に絶縁性接着樹脂でダイボンドされる。半導体素子19とその下の導電配線層11Aとは絶縁層15で電気的に絶縁されるので。導電配線層11Aは半導体素子19の下でも自由に配線できる。

【0062】

また、半導体素子19の各電極パッドは周辺に設けた導電配線層11Aの一部であるボンディングパッドにボンディングワイヤー20で接続されている。半導体素子19はフェイスダウンで実装されても良い。この場合、半導体素子19の各電極パッド表面に半田ボールやバンプが設けられ、積層板10の表面には半田ボールの位置に対応した部分に導電配線層11Aから成るボンディングパッドと同様の電極が設けられる。

【0063】

ワイヤーボンディングの時の積層板10を用いるメリットについて述べる。一般にAu線のワイヤーボンディングの際は、200°C~300°Cに加熱される。この時、第2の導電膜12が薄いと、積層板10が反り、この状態でボンディングヘッドを介して積層板10が加圧されると、積層板10に傷が発生する可能性

がある。しかし、第2の導電膜12自体が厚く形成されることでこれらの問題を解決することができる。

【0064】

本発明の第6の工程は、図9に示す如く、半導体素子19およびボンディングワイヤ20を封止樹脂層22で被覆することにある。

【0065】

積層板10は、モールド装置にセットされて樹脂モールドを行う。モールド方法としては、トランスファーモールド、インジェクションモールド、塗布、ディピング等でも可能である。しかし、量産性を考慮すると、トランスファーモールド、インジェクションモールドが適している。

【0066】

本工程では、モールドキャビティの下金型に積層板10はフラットで当接される必要があるが、厚い第2の導電膜12がこの働きをする。しかもモールドキャビティから取り出した後も、封止樹脂層13の収縮が完全に完了するまで、第2の導電膜12によってパッケージの平坦性を維持している。すなわち、本工程までの積層板10の機械的支持の役割は第2の導電膜12により担われている。

【0067】

本発明の第7の工程は、図10に示す如く、第2の導電膜12を除去して第3の導電膜13を裏面に露出させることにある。

【0068】

本工程では、第2の導電膜12をマスクなしで全面が除去されるようにエッチングする。このエッチングは、塩化第2鉄または塩化第2銅を用いたケミカルエッチングで良く、第2の導電膜12は全面的に除去される。このように第2の導電膜12は全面的に除去することにより第3の導電膜13は絶縁層15から露出する。上述したように、第3の導電膜13は第2の導電膜12をエッチングする溶液にはエッチングされない材料から形成されているので、本工程に於いては第3の導電膜13はエッチングされない。

【0069】

本発明の特徴は、第2の導電膜12をエッティングにより除去する工程に於いて、第3の導電膜13がバリヤ層となることで、絶縁層17および第3の導電膜13から成る裏面が平坦に形成されることにある。第2の導電膜12はエッティングにより全面的に除去されるので、エッティングの最終段階では、第3の導電膜13もエッティング液に接触する。上述したように、第3の導電膜13は、Cuから成る第2の導電膜12をエッティングする塩化第2鉄および塩化第2銅にはエッティングされない材料から成る。従って、第3の導電膜の下面でエッティングはストップするので、第3の導電膜13はエッティングのバリヤ層として機能している。なお、本工程以後では、封止樹脂層22により全体が機械的に支持されている。

【0070】

本発明の第8の工程は、図11から図13に示す如く、第3の導電膜13の所望個所に外部電極24を形成することにある。

【0071】

この時Agのマイグレーションが問題視される環境で使用される場合に、オーバーコート樹脂で導電膜13を覆う前に、第3の導電膜13を選択エッティングして除去した方が良い。先ず図11を参照して、第3の導電膜13は外部電極24を形成する部分を露出して溶剤で溶かしたエポキシ樹脂等をスクリーン印刷してオーバーコート樹脂23で大部分を被覆する。次に、図12を参照して、半田クリームのスクリーン印刷及び半田のリフローによりこの露出部分に外部電極24を形成する。

【0072】

最後に、図13を参照して、積層板10には回路装置が多数マトリックス状に形成されているので、封止樹脂層22およびオーバーコート樹脂23をダイシングしてそれらを個々の回路装置に分離する。

【0073】

本工程に於いては、封止樹脂層22およびオーバーコート樹脂23をダイシングすることにより、個々の回路装置に分離できるので、ダイシングを行うダイサーの摩耗を減少させることができる。

【0074】

図14を参照して、具体化された本発明の製造方法による回路装置を説明する。点線で示すパターンは導電配線層11Aである。半導体素子19を取り巻くように、導電配線層11Aよりなるボンディングパッドが設けられており、半導体素子19の下方に対応する領域に導電配線層11Aよりなるパッドが形成されている。このことから、半導体素子19の下方の領域にも導電配線層11Aよりなるパターンを形成することができる事が分かる。また導電配線層11Aではファインパターンが形成でき、更に多くの外部電極24を形成できる。

【0075】

斯かる構造であれば、200以上パッドを有する半導体素子19でも、導電配線層11Aのファインパターンを利用してファインパターン化された所望の導電パターンを形成することができるので、外部電極24から外部回路への接続ができる。

【0076】

図15を参照して、具体化された他の形態の回路装置1Aを説明する。ここでは、回路装置1Aは、点線で示す導電配線層11Aが形成され、導電配線層11A上に、半導体素子19、チップ部品25およびベアのトランジスタ26が実装されている。チップ部品25としては、抵抗、コンデンサ、ダイオード、コイル等の受動部品・能動部品を全般的に採用することができる。また、内蔵される部品同士は、導電配線層11Aまたはボンディングワイヤ20を介して電気的に接続されている。

【0077】

【発明の効果】

本発明によれば、薄く形成された第1の導電膜11をエッティングして導電配線層11Aを形成する工程に於いて、バリヤ層として第3の導電膜13を設けることにより、所定の深さでエッティングをストップさせることができる。従って、第1の導電膜11を薄く形成することにより、導電配線層11Aを微細に形成することができる利点を有する。

【0078】

また、第2の導電膜12を裏面からのエッティングにより全面的に除去する工程

に於いて、第3の導電膜13がバリヤ層として機能することにより、絶縁層15とそこから露出する第3の導電膜とから成る裏面を平坦に形成することができる利点を有する。このことから完成品である回路装置の裏面の平坦性を向上させることができるので、その品質を向上させることができる。

【図面の簡単な説明】

- 【図1】 本発明の回路装置の製造方法を説明する断面図である。
- 【図2】 本発明の回路装置の製造方法を説明する断面図である。
- 【図3】 本発明の回路装置の製造方法を説明する断面図である。
- 【図4】 本発明の回路装置の製造方法を説明する断面図である。
- 【図5】 本発明の回路装置の製造方法を説明する断面図である。
- 【図6】 本発明の回路装置の製造方法を説明する断面図である。
- 【図7】 本発明の回路装置の製造方法を説明する断面図である。
- 【図8】 本発明の回路装置の製造方法を説明する断面図である。
- 【図9】 本発明の回路装置の製造方法を説明する断面図である。
- 【図10】 本発明の回路装置の製造方法を説明する断面図である。
- 【図11】 本発明の回路装置の製造方法を説明する断面図である。
- 【図12】 本発明の回路装置の製造方法を説明する断面図である。
- 【図13】 本発明の回路装置の製造方法を説明する断面図である。
- 【図14】 本発明により製造された回路装置を説明する平面図である。
- 【図15】 本発明により製造された回路装置を説明する平面図である。
- 【図16】 従来の半導体装置の製造方法を説明する図である。
- 【図17】 従来の半導体装置の製造方法を説明する図である。
- 【図18】 従来の半導体装置の製造方法を説明する図である。
- 【図19】 従来のフレキシブルシートを説明する図である。

【符号の説明】

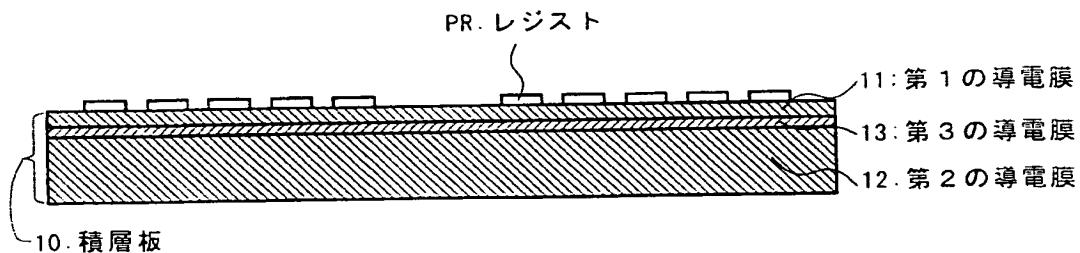
1 0	積層板
1 1	第1の導電膜
1 1 A	導電配線層
1 2	第2の導電膜

1 3	第3の導電膜
1 5	絶縁層
1 6	孔
1 9	半導体素子
2 0	ボンディングワイヤ
2 1	メッキ層
2 2	封止樹脂層
2 3	オーバーコート樹脂
2 4	外部電極

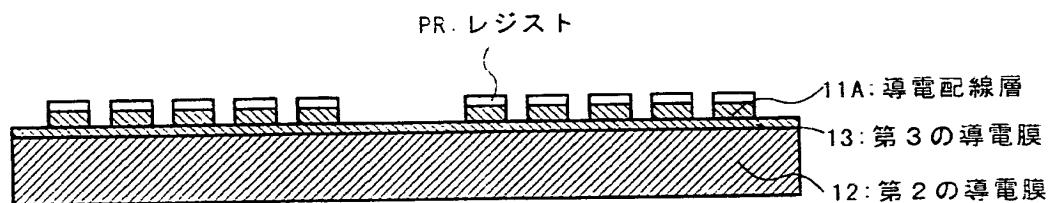
【書類名】

図面

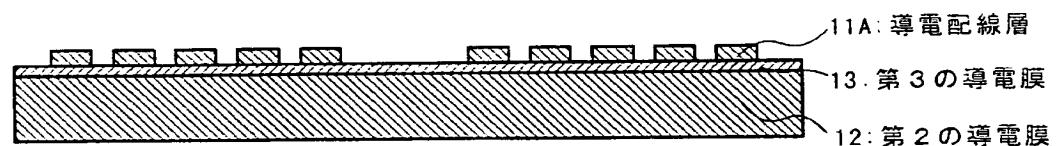
【図 1】



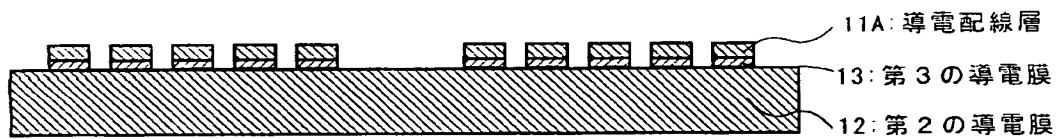
【図 2】



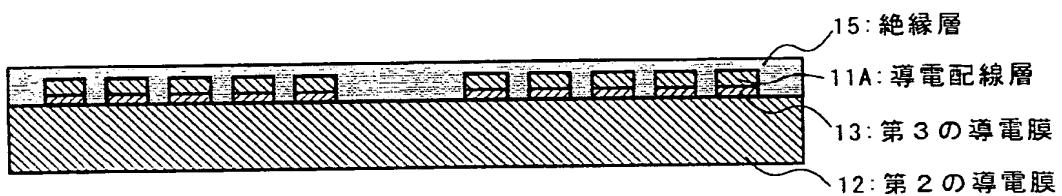
【図 3】



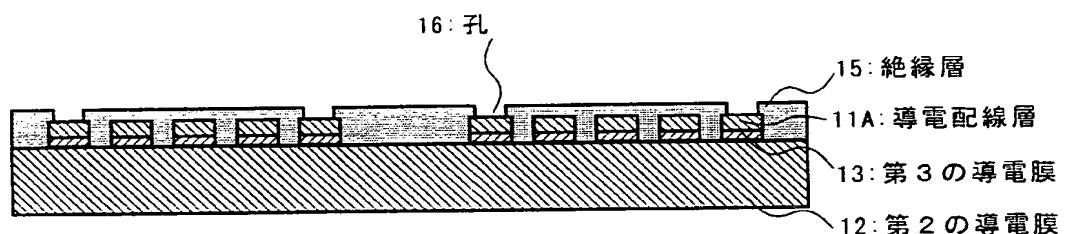
【図 4】



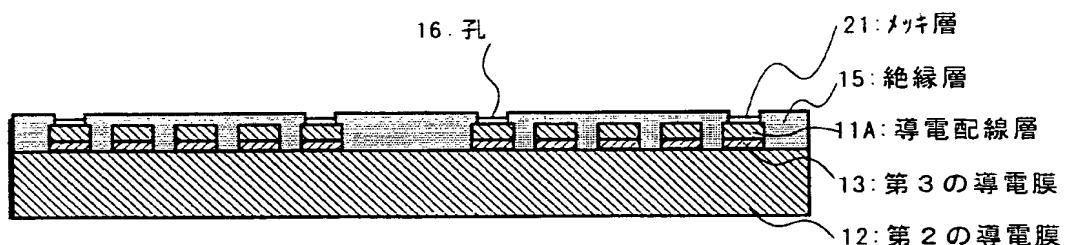
【図 5】



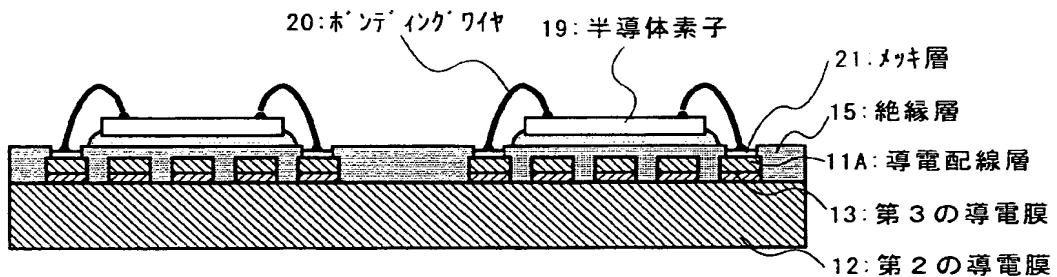
【図 6】



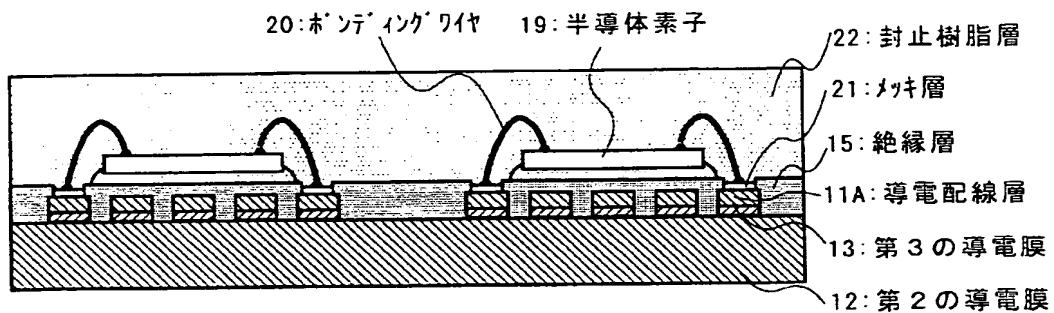
【図 7】



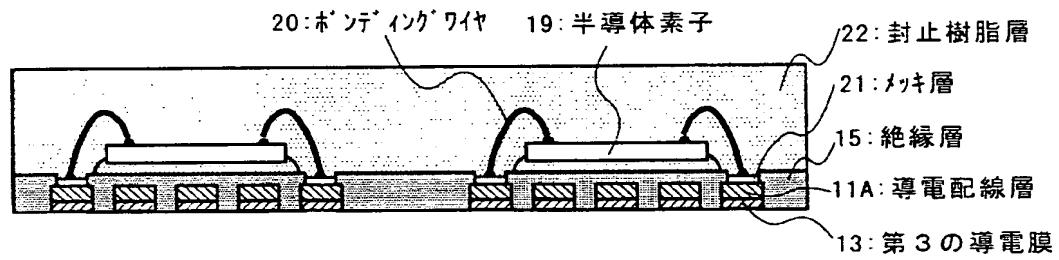
【図 8】



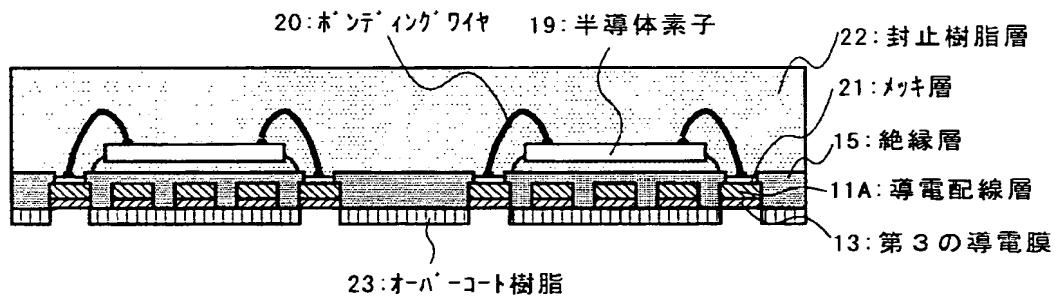
【図9】



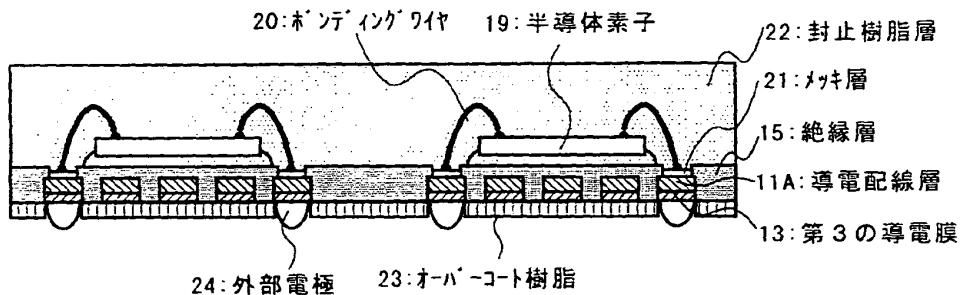
【図10】



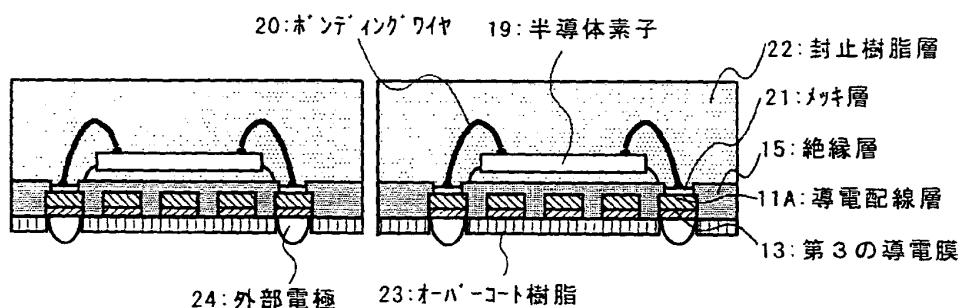
【図11】



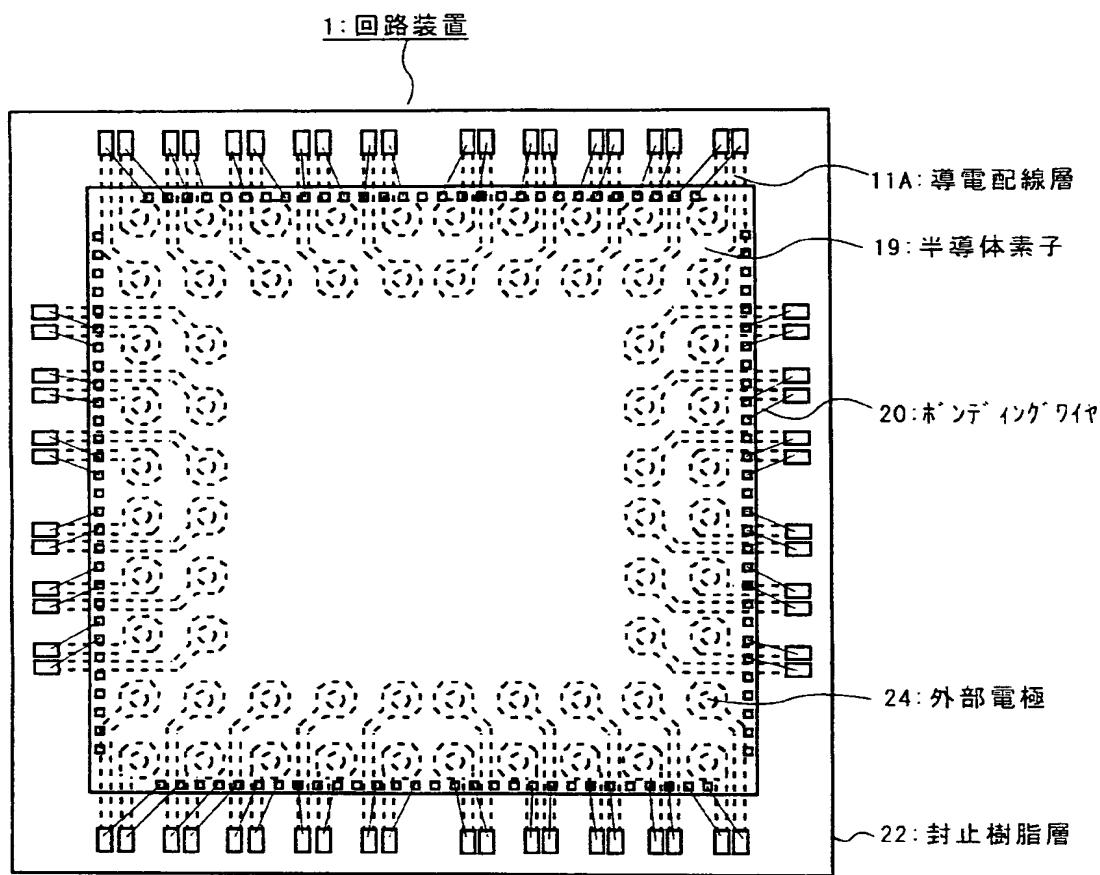
【図12】



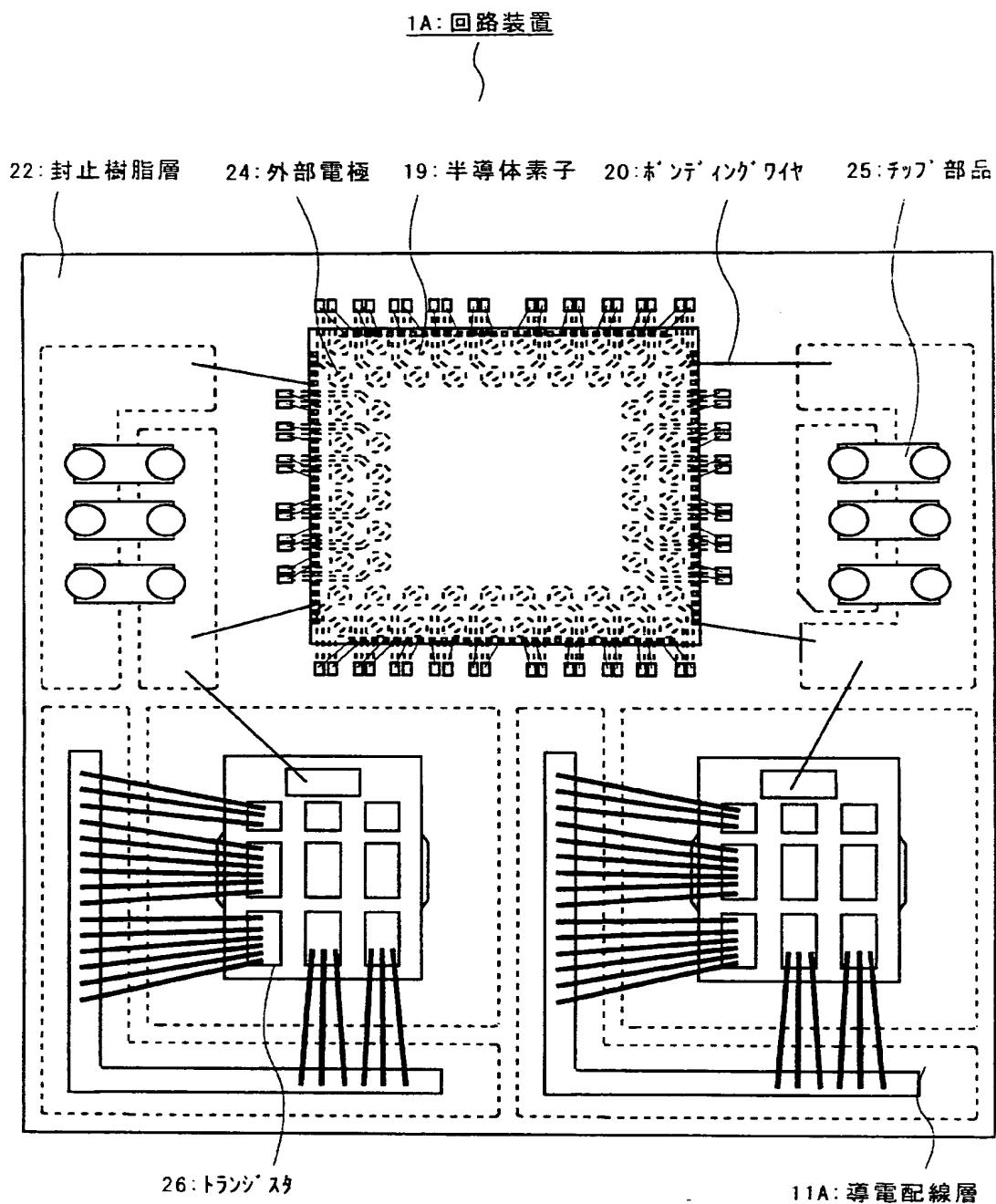
【図13】



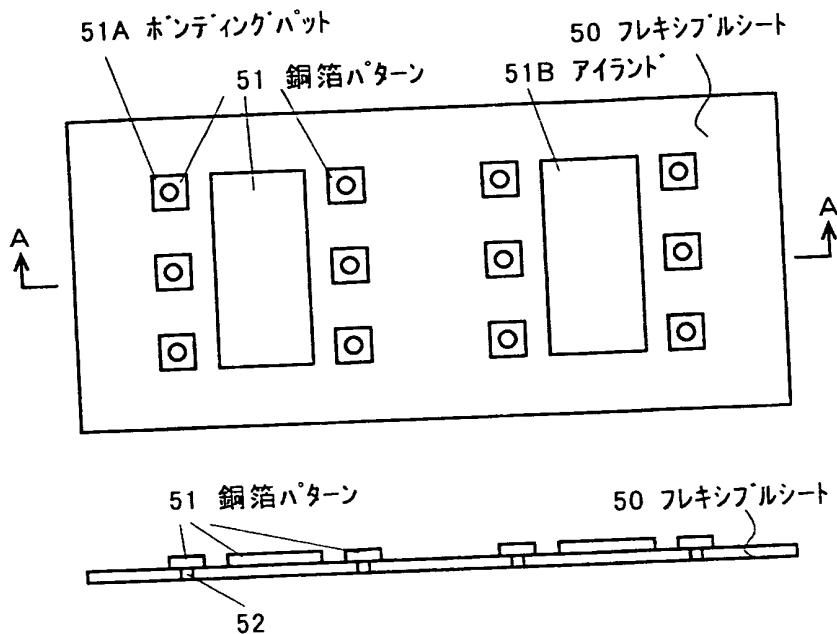
【図14】



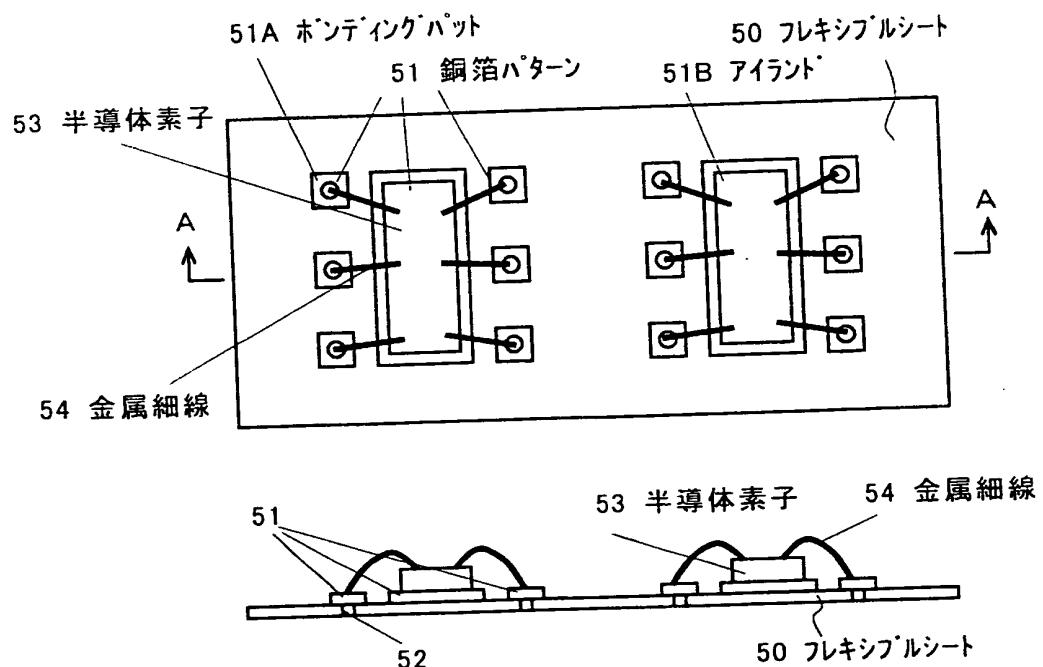
【図15】



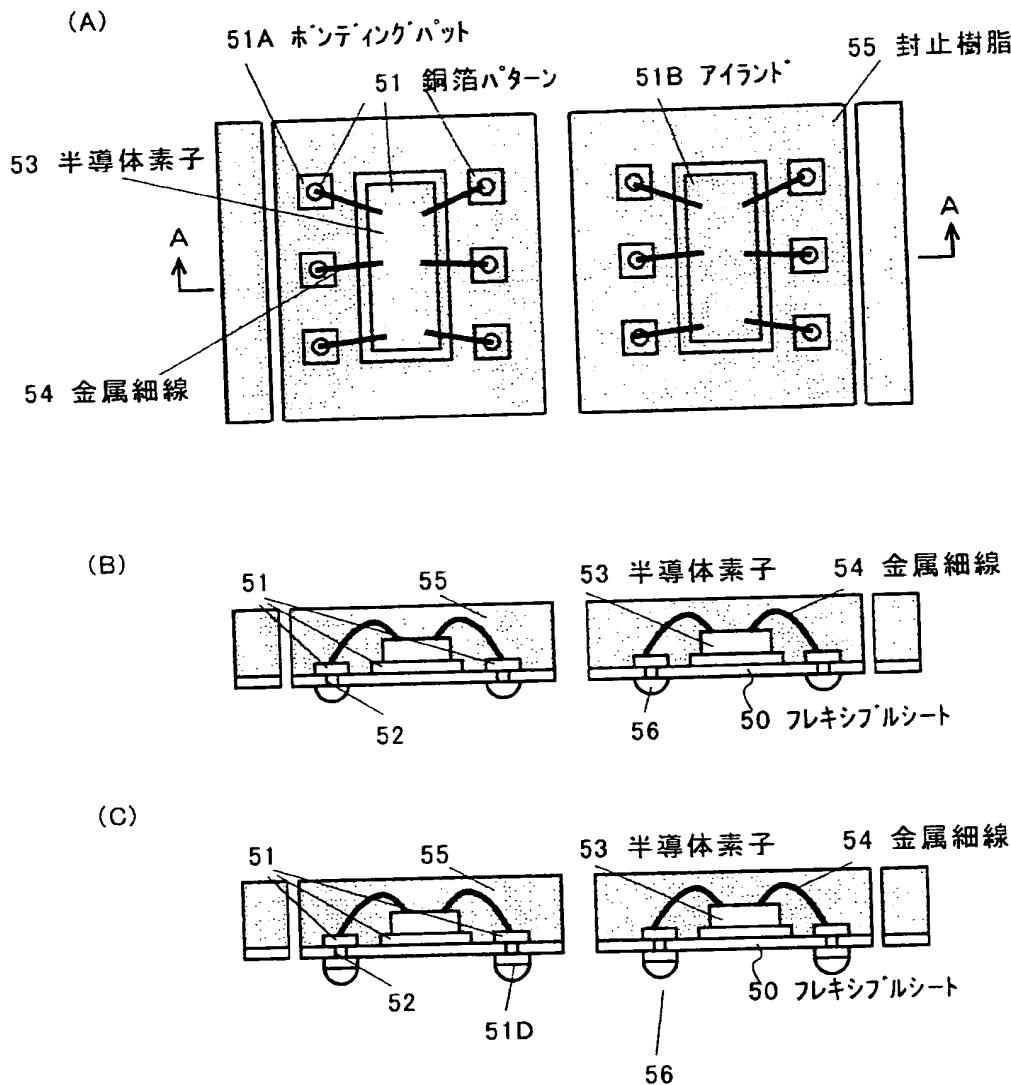
【図16】



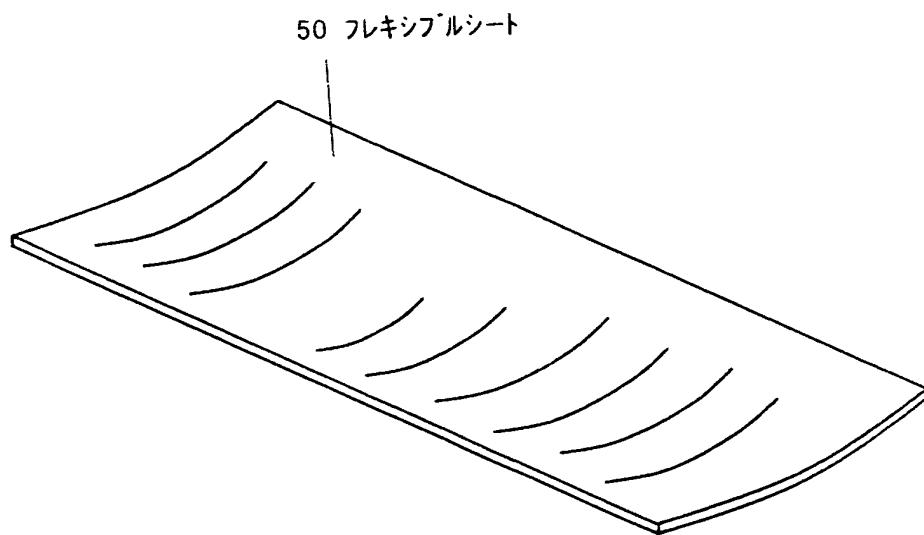
【図17】



【図18】



【図19】



【書類名】 要約書

【要約】

【課題】 従来、導電パターンを持ったフレキシブルシートを支持基板として採用し、この上に半導体素子を実装し、全体をモールドした半導体装置が開発されている。この場合多層配線構造が形成できない問題や製造工程での絶縁樹脂シートの反りが顕著である問題を発生させる。

【解決手段】 薄い第1の導電膜11と厚い第2の導電膜12が第3の導電膜13を介して積層された積層板10を用いる。第1の導電膜11をエッチングすることにより導電配線層11Aを形成する工程では、第3の導電膜13でエッチングがストップすることにより、エッチングの深さを制御することができる。従つて、第1の導電膜11を薄く形成することにより、導電配線層11Aを微細なパターンとすることが可能となる。

【選択図】 図3

特願 2002-281889

出願人履歴情報

識別番号 [000001889]

1. 変更年月日 1990年 8月24日
[変更理由] 新規登録
住 所 大阪府守口市京阪本通2丁目18番地
氏 名 三洋電機株式会社

2. 変更年月日 1993年10月20日
[変更理由] 住所変更
住 所 大阪府守口市京阪本通2丁目5番5号
氏 名 三洋電機株式会社

特願 2002-281889

出願人履歴情報

識別番号 [301079420]

1. 変更年月日	2001年12月10日
[変更理由]	新規登録
住 所	群馬県伊勢崎市喜多町29番地
氏 名	関東三洋電子株式会社
2. 変更年月日	2002年 6月24日
[変更理由]	名称変更 住所変更
住 所	群馬県邑楽郡大泉町仙石二丁目2468番地1
氏 名	関東三洋セミコンダクターズ株式会社